

第八部分 采购需求

货物需求一览表

包号	名称	产品配套及数量		是否允许采购进口产品	最高限价
1	低频载荷数字单元初样件和正样件	低频干涉成像谱仪数字单元初样件和正样件	低频干涉成像谱仪数字板初样件硬件板卡 1 块	否	2800 万元
			低频干涉成像谱仪数字板初样件配套电缆 1 套（含数字板至综合电箱、综合电箱至接收机的 AD 和 DA 集束连接器，以及接收机供电的 J30J 线缆）		
			低频干涉成像谱仪控制和数据预处理 FPGA 软件 1 套（初样件版本）		
			低频干涉成像谱仪数字板正样件硬件板卡 8 块		
			低频干涉成像谱仪数字板正样件配套电缆 8 套（含数字板至综合电箱、综合电箱至接收机的 AD 和 DA 集束连接器，以及接收机供电的 J30J 线缆）		
			低频干涉成像谱仪控制和数据预处理 FPGA 软件 1 套（正样件版本）		
			低频干涉成像谱仪环境试验工装 1 套（兼容初样产品和正样产品开展测试和环境试验，同时支持 8 块板卡开展测试和环境试验）		
			初样件包装箱 1 个、正样件包装箱 8 个		
		低频定标源数字单元初样件和正样件	低频定标源数字板初样件硬件板卡 1 套（含 1 块主份、1 块备份）		
			低频定标源低频定标信号产生与处理 FPGA 软件 1 套（初样件版本）		
			低频定标源对外互连电缆初样件 1 套		
			低频定标源数字板初样件测试工装 1 套（用于测试和环境试验）		

			低频定标源数字板正样件硬件板卡 1 套(含 1 块主份、1 块备份)		
			低频定标源低频定标信号产生与处理 FPGA 软件 1 套(正样件版本)		
			低频定标源对外互连电缆正样件 1 套		
			低频定标源数字板正样件测试工装 1 套(用于测试和环境试验)		
			初样件包装箱 1 个、正样件包装箱 1 个		
		相关处理器数字单元初样件和正样件	相关处理器数字板初样件硬件板卡 1 套(含 1 块主份、1 块备份)		
			相关处理器数据处理 FPGA 软件 1 套(初样件版本)		
			相关处理器初样件测试工装 1 套(用于测试和环境试验)		
			相关处理器数字板正样件硬件板卡 1 套(含 1 块主份、1 块备份)		
			相关处理器数据处理 FPGA 软件 1 套(正样件版本)		
			相关处理器正样件测试工装 1 套(用于测试和环境试验)		
			初样件包装箱 1 个、正样件包装箱 1 个		
		低频电源板初样件和正样件	低频电源板初样件 1 套		
			低频电源板初样件测试工装 1 套(用于测试和环境试验)		
			低频电源板正样件 1 套		
			低频电源板正样件测试工装 1 套(用于测试和环境试验)		
			初样件包装箱 1 个、正样件包装箱 1 个		
		低频干涉成像谱仪地检设备	低频干涉成像谱仪地检设备 1 套(可同时支持 8 块低频干涉成像谱仪数字板测试及环境试验)		
		低频定标源相关处理器地检设备	低频定标源相关处理器地检设备 2 套(可支持低频定标源初样和正样的独立测试和环境试验;可支持相关处理器初样和正样独立测试和环境试验;可同时支持低频定标源、相关处理器、低频电源板的测试和环境试验)		

注：投标人须对上述投标内容中完整的一包进行投标，不完整的投标将视为非响应性投标予以拒绝。

一、总则

1、投标要求

- 1.1 投标人在准备投标书时，务必在所提供的商品的技术规格文件中，标明型号、商标名称、目录号。
- 1.2 投标人提供的货物须是全新的产品，其技术规格应符合招标文件的要求。如与招标文件的技术规格有偏差，应提供技术规格偏差的量值或说明（偏离表）。如投标人有意隐瞒对规格要求的偏差或在开标后提出新的偏差，买方有权扣留其投标保证金或/并拒绝其投标。
- 1.3 投标人提供的产品样本，必须是“原件”而非复印件，图表、简图、电路图以及印刷电路板图等都应清晰易读。
- 1.4 投标人的投标产品应符合国家有关部门规定的相应技术、计量、节能、安全和环保法规及标准；如国家有关部门对投标人的投标产品有强制性规定或要求的，则投标人的投标产品必须符合相应规定或要求，投标人须提供相关证明文件的复印件。

2、评标标准

- 2.1 除招标文件中指定的附件和专用工具外，投标人应提供仪器设备的正常运行和常规保养所需的全套标准附件、专用工具和消耗品。投标人在投标书中需列出这些附件和工具的数量和单价的清单，这些附件和工具的报价的总值需计入投标价中。
- 2.2 对于标书技术规范中已列出的作为查询选件的附件、零配件、专用工具和消耗品，投标书中应列明其数量、单价、总价供买方参考。投标人也可推荐买方没有要求的附件或专用工具作为选件，并列明其数量、单价、总价供买方参考。选件价格不计入评标价中。
- 2.3 为便于用户进行接收仪器的准备工作，卖方应在合同生效后 60 天内向用户提供一套完整的使用说明书、操作手册、维修及安装说明等文件。另一套完整上述资料应在交货时随货包装提供给用户，这些费用应计入投标价中。
- 2.4 关于设备的安装调试，如果有必要的安装准备条件，卖方应在合同生效后一个月内向买方提出详细的要求或计划。安装调试的费用应计入投标价中，并应单独列出，供评标使用。
- 2.5 制造厂家提供的培训指的是涉及货物的基本原理、操作使用和保养维修等有关内

容的培训。培训教员的培训费、旅费、食宿费等费用和培训场地费及培训资料费均应由卖方支付。

3、工作条件

除非在技术规格中另有说明，所有仪器、设备和系统都应符合下列要求：

- 3.1 适于在气温为摄氏-50℃～+70℃和相对湿度为(30～60)%的环境条件下运输和贮存。
- 3.2 适于在气温摄氏-20℃～+45℃和相对湿度为(30～60)%的环境条件下运行。能够连续正常工作。

4、验收标准

除非在技术规格中另有说明，所有仪器、设备和系统按下列要求进行验收：

- 4.1 仪器设备运抵安装现场后，买方将与卖方共同开箱验收，如卖方届时不派人来，则验收结果应以买方的验收报告为最终验收结果。验收时发现短缺、破损，买方有权要求卖方负责更换。
- 4.2 验收标准以中标人提供的投标文件中所列的指标为准（该指标应不低于招标文件所要求的指标）。任何虚假指标响应一经发现即作废标，卖方必须承担由此给买方带来的一切经济损失和其它相关责任。
- 4.3 验收由采购人、中标人及相关人员依国家有关标准、合同及有关附件要求进行，验收完毕由采购人及中标人在验收报告上签名。

5、如在具体技术规格中有本总则不一致之处，以具体技术规格中的要求为准。

二、具体技术规格

1. 总体要求

项目名称： 低频载荷数字单元初样件和正样件

本项目开展低频载荷数字单元初样件和正样件研制，并配合甲方完成各项试验。该低频载荷所属卫星任务的轨道类型为月球圆轨道，标称轨道高度：300km。

低频载荷数字单元初样件和正样件包括：

1、低频干涉成像谱仪数字单元初样件和正样件：

- (1) 低频干涉成像谱仪数字板初样件硬件板卡 1 块；
- (2) 低频干涉成像谱仪数字板初样件配套电缆 1 套（含数字板至综合电箱，综合电箱至接收机的 AD 和 DA 集束连接器，以及接收机供电的 J30J 线缆）
- (3) 低频干涉成像谱仪控制和数据预处理 FPGA 软件 1 套（初样件版本）；
- (4) 低频干涉成像谱仪数字板正样件硬件板卡 8 块；
- (5) 低频干涉成像谱仪数字板正样件配套电缆 8 套（含数字板至综合电箱，综合电箱至接收机的 AD 和 DA 集束连接器，以及接收机供电的 J30J 线缆）
- (6) 低频干涉成像谱仪控制和数据预处理 FPGA 软件 1 套（正样件版本）。
- (7) 低频干涉成像谱仪环境试验工装 1 套（兼容初样产品和正样产品开展测试和环境试验，同时支持 8 块板卡开展测试和环境试验）
- (8) 初样件包装箱 1 个、正样件包装箱 8 个。

2、低频定标源数字单元初样件和正样件：

- (1) 低频定标源数字板初样件硬件板卡 1 套（含 1 块主份、1 块备份）；
- (2) 低频定标源低频定标信号产生与处理 FPGA 软件 1 套（初样件版本）；
- (3) 低频定标源对外互连电缆初样件 1 套；
- (4) 低频定标源数字板初样件测试工装 1 套（用于测试和环境试验）
- (5) 低频定标源数字板正样件硬件板卡 1 套（含 1 块主份、1 块备份）；
- (6) 低频定标源低频定标信号产生与处理 FPGA 软件 1 套（正样件版本）；
- (7) 低频定标源对外互连电缆正样件 1 套；
- (8) 低频定标源数字板正样件测试工装 1 套（用于测试和环境试验）
- (9) 初样件包装箱 1 个、正样件包装箱 1 个。

3、相关处理器数字单元初样件和正样件：

- (1) 相关处理器数字板初样件硬件板卡 1 套(含 1 块主份、1 块备份)；
- (2) 相关处理器数据处理 FPGA 软件 1 套(初样件版本)；
- (3) 相关处理器初样件测试工装 1 套（用于测试和环境试验）
- (4) 相关处理器数字板正样件硬件板卡 1 套(含 1 块主份、1 块备份)、
- (5) 相关处理器数据处理 FPGA 软件 1 套(正样件版本)；
- (6) 相关处理器正样件测试工装 1 套（用于测试和环境试验）
- (7) 初样件包装箱 1 个、正样件包装箱 1 个。

4、低频电源板初样件和正样件：

- (1) 低频电源板初样件 1 套。
- (2) 低频电源板初样件测试工装 1 套（用于测试和环境试验）
- (3) 低频电源板正样件 1 套。
- (4) 低频电源板正样件测试工装 1 套（用于测试和环境试验）
- (5) 初样件包装箱 1 个、正样件包装箱 1 个。

5、低频干涉成像谱仪地检设备

低频干涉成像谱仪地检设备 1 套(可同时支持 8 块低频干涉成像谱仪测试和环境试验)。

6、低频定标源相关处理器地检设备

低频定标源相关处理器地检设备 2 套(可支持低频定标源初样和正样的独立测试和环境试验；可支持相关处理器初样和正样独立测试和环境试验；可同时支持低频定标源、相关处理器、低频电源板的测试和环境试验)。

2. 主要功能和技术指标

2.1 低频干涉成像谱仪数字板主要功能和技术指标

2.1.1 低频干涉成像谱仪数字板硬件功能和技术指标

低频干涉成像谱仪数字板初样件和正样件硬件板卡功能：

- 1) 具备遥控指令接收能力；
- 2) 具备遥测指令发送能力；
- 3) 数字信号处理板需具备选择同步秒脉冲来源的能力；

- ★4) 具备信号采集功能：对三通道频率范围为 0.1MHz-30MHz 的宽带信号进行同步采集；
- ★5) 具备 6 路功率可调定标信号产生功能：用于低频接收机接收链路误差标定；
- 6) 具备状态遥测采集功能：对多路遥测信号（接收机温度遥测、接收机电电压遥测、数字信号处理单元温度遥测、电压遥测等），进行分时采集，获得遥测数据；
- #7) 具备控制低频接收机进行工作模式切换以及衰减控制等功能；
- ★8) 具备向接收机供电的功能；
- #9) 具备两路 LVDS 及一路 GTX 数据传输功能；
- #10) 具备 FPGA 软件程序在轨刷新重构能力；
- 11) 具备数字内闭环功能，即 DA 与 AD 自闭环测试功能。
- 12) 所有开关电源具备外同步开关频率功能，开关频率支持 500kHz；
- 13) 具备硬件星标识的功能（区分 8 颗子星）；
- 14) 具备散热冷板，为数字板所有高热耗器件提供散热功能；
- 15) 具备-20℃至+45℃温度下正常工作能力。

表 1 低频干涉成像谱仪数字板技术指标要求汇总表

序号	参数名称	技术指标
★1	AD 采集通道数	3
★2	AD 采样率	80Msps
#3	AD 量化位数	≥14bit
#4	AD 有效位	≥10bit
#5	输入信号频率范围	0.1-30MHz
6	AD 通道谐波抑制	≥60dBc
7	AD 通道间相位一致性误差	≤5°@30MHz(初样件 1 套数字板，3 通道；正样件 8 套数字板，24 通道，在提供同步秒脉冲及同源时钟条件下)
★8	定标信号通道数	6
9	DA 量化位数	≥14bit
10	DAC 转换速率	80Msps
11	DA 输出信号频率范围	0.1-30MHz
12	DA 通道谐波抑制	≥50dBc
#13	DA 通道间相位一致性误差	≤6°@0.1-30MHz(初样件 1 套数字板，6 通道；正样件 8 套数字板，48 通道 DA 定标通道)
#14	DA 通道间幅度一致性误差	≤1dB@0.1-30MHz 全频段 30 频点(定标前，初样件 1 套数字板 6 通道；正样件 8 套数字板 48 通道)
#15	DA 输出峰值功率	≥-5 dBm

序号	参数名称	技术指标
#16	DA 输出功率可调范围	$\geq 30\text{dB}$
#17	LVDS 数据传输通道数	2
#18	LVDS 数据传输速率	单通道 $\geq 80\text{Mbps}$
#19	GTX 数据传输通道数	2
#20	GTX 数据传输速率（总）	$\geq 1.92\text{Gbps}$
★21	FPGA 资源	Logic Cells ≥ 693120 Slices ≥ 108300 Max Distributed RAM $\geq 10888\text{kb}$ Block RAM Blocks $\geq 52920\text{kb}$ DSP Slices ≥ 3600
22	功耗	$\leq 30\text{W}$ （仅数字板，不含接收机供电功率）
23	重量（含冷板）	$\leq 1.2\text{kg}$

2.1.2 低频干涉成像谱仪控制和数据预处理 FPGA 软件性能指标

低频干涉成像谱仪控制和数据预处理 FPGA 软件功能：

- #1) 具备根据遥控指令进行工作参数配置以及启动和停止的功能；
- #2) 具备生成数字单元工作时序和接收机工作时序的功能，为接收机提供工作时序（TTL）用于控制接收机工作；
- 3) 具备自守时功能，接收来自平台的时间码，并利用 80MHz 时钟计数进行自守时。
- #4) 具备控制接收机数控衰减器的功能；
- #5) 具备输出六路 DA 通道反相信号的功能；
- 6) 具备 DA 转换器输出功率可调的功能；
- 7) 具备生成开关切换控制信号的功能，提供给接收机用于切换接收机工作模式；
- 8) 具备状态遥测功能，对多路遥测信号进行分时采集，获得遥测数据；
- #9) 具备 6 通道校正能力；
- ★10) 具备数据预处理功能；
- #11) 具备数据打包与传输能力。

表 2 低频干涉成像谱仪控制和数据预处理 FPGA 软件性能指标

序号	项目	指标要求
#1	滤波子带带宽及采样率	8kHz（20kHz）,20kHz（40kHz）,30kHz（40kHz）,60kHz（80kHz）可调
#2	单通道子带数量	最大30
#3	子带中心频率	覆盖0.1-30MHz（中心频点可配置）
#4	子带滤波方式	数字下变频+多级 FIR 滤波+抽取
★5	数据模式	● 原始数据模式：AD 采样原始数据； ● 高精度子带数据模式：高精度子带数据；

序号	项目	指标要求
		● 常规数据模式：a)重量化子带数据；b) 频谱数据；c)自相关数据；d)直接累加数据；f) 状态数据
#6	数据传输速率	80Mbps(LVDS)、1920Mbps(GTX)
#7	原始AD模式数据位宽	●3通道数据同时传输：8bit（截位可调） ●单通道数据传输：16bit
8	FFT通道数	3
9	频谱分辨率	$\leq 19.54\text{kHz}$
10	FFT窗函数	矩形窗、高斯窗、Blackman窗可选
11	频谱积分时间	1ms-16s（可配置）
#12	DA定标信号频率范围	0.1-30MHz
13	DA输出信号频点数	30（中心频点可配置）

2.2 低频定标源数字板主要功能和技术指标

2.2.1 低频定标源数字板硬件功能和技术指标

低频定标源数字板初样件和正样件硬件板卡功能：

- 1) 具备遥测、遥控接口功能；
- 2) 具备接收两个不同来源秒脉冲并选择其一进行工作的能力；
- 3) 具备接收外部时钟信号用作基准时钟的功能；
- 4) 具备对 4 路输入信号进行同时采集的功能；
- 5) 具备产生 2 路激励信号并输出的功能；
- 6) 具备多路模拟遥测信号采集功能；
- 7) 具备科学数据打包传输功能；
- 8) 具备 FPGA 软件程序在轨刷新重构能力；
- 9) 具备-20℃至+45℃温度下正常工作能力。

表 3 低频定标源数字板（主份或备份）技术指标要求

序号	参数名称	技术指标
1	AD 采集通道数	4
2	AD 有效位	$\geq 10\text{bit}$
#3	AD 通道间相位一致性误差	$\leq 5^\circ$
4	DA 通道数	2
5	DA 通道谐波抑制	$\geq 50\text{dBc}@40\text{MHz}$ 至 120MHz
#6	DA 通道间相位一致性误差	$\leq 5^\circ$
7	DA 输出峰值功率	$\geq -5\text{ dBm}@28\text{MHz}-30\text{MHz}$

★8	FPGA 芯片资源	FPGA 芯片资源不低于： Logic Cells ≥ 326080 ; Slices ≥ 50950 Max Distributed RAM ≥ 4000 DSP Slices ≥ 840 Block RAM Blocks ≥ 16020 Kb Max User I/O ≥ 500
9	功耗	$\leq 15W$ （主备份分时工作）
10	重量（含冷板、紧固件）	$\leq 2.6kg$

2.2.2 低频定标信号产生与处理 FPGA 软件功能和技术指标

低频定标源低频定标信号产生与处理 FPGA 功能：

- 1) 工参配置功能：接收工参配置指令并进行工作参数配置，包括工作频率、外定标信号脉冲宽度、外定标周期、固定校正因子等参数；
- 2) 启停功能：接收来自平台的遥控指令注入，实现定标源启动或停止工作。
- #3) 自守时功能：接收来自平台的时间码，利用时钟计数进行自守时。
- 4) 发射机衰减控制功能：根据配置的衰减值，为发射机提供衰减控制信号。
- ★5) 时序控制功能：根据外定标周期、外定标信号脉宽、外定标起始时刻等信息，生成低频定标源工作所需的各种时序，包括 AD 工作时序、DA 工作时序及发射机工作时序。
- #6) 信号产生功能：根据配置的工作频率，生成两路不同初相信号，且输出功率可调。
- #7) 通道一致性校正功能
- #8) 数字信号处理功能：对通道信号进行处理，获得基带 IQ 数据及各通道信号的功率。
- 9) 具备与低频干涉成像谱仪协同工作功能：通过配置低频干涉成像谱仪的工作时序，识别外定标工作时段，仅在该时段内产生外定标信号。
- 10) 遥测功能：将数据板采集的遥测数据及重要状态参数组成遥测数据帧，并通过 UART 接口传输给卫星平台。
- #11) LVDS 传输功能：将科学数据包转换为串行通信数据，传输率为 80Mbps。

表 4 低频定标信号产生与处理 FPGA 软件性能指标

序号	项目	指标要求
1	DA 输出信号频率	覆盖 28MHz-30MHz
2	DA 输出信号频点数	1-4 可调

2.3 相关处理器数字板主要功能和技术指标

2.3.1 相关处理器数字板硬件功能和技术指标

相关处理器数字板硬件功能：

- 1) 具备遥测、遥控接口功能（UART）；
- 2) 具备数据打包和传输功能；
- 3) 具备 FPGA 软件程序在轨刷新重构能力；
- 4) 具备-20℃至+45℃温度下正常工作能力。

相关处理器数字板技术指标如下，

表 5 相关处理器（主份或备份）主要技术指标

序号	参数名称	技术指标
#1	输入数据接口带宽	320Mbps
#2	输出数据接口带宽	160Mbps
★3	FPGA 资源	Logic Cells ≥ 693120 Slices ≥ 108300 Max Distributed RAM $\geq 10888kb$ Block RAM Blocks $\geq 52920kb$ DSP Slices ≥ 3600
4	功耗	$\leq 30W$
5	重量（含冷板）	$\leq 1.1kg$

2.3.2 相关处理器数据处理 FPGA 软件功能和技术指标

相关处理器数据处理 FPGA 功能：

- 1) 工作参数配置功能：接收工参配置指令并进行工作参数配置，包括积分时间等；
- 2) 工作模式控制功能：根据配置的工作模式对相关处理器工作状态进行控制；
- 3) 启停功能：接收来自卫星平台的遥控指令，实现相关处理器启动或停止工作；
- 4) 遥测功能：将数字板采集的遥测数据及状态参数组成遥测数据帧，并通过 UART 接口传输给卫星平台；
- #5) 内部数据处理验证功能：具备生成模拟数据进行功能验证和故障排查的功能；
- 6) LVDS 接收功能：接收来自大容量存储器的数据；
- #7) 数据校验功能：对多颗子星子带数据进行校验，识别错误类型进行各类错误包数统计；

- #8) 错误数据处理：对错误数据进行丢弃或标识；
- ★9) 互相关处理功能：根据工作参数，进行互相关处理；
- 10) 数据结果选择功能：根据子星数量、极化方式、延迟点数等选择输出数据；
- 11) 数据打包与传输的功能：将相关处理后的数据进行打包，根据科学数据传输 LVDS 接口及传输协议，通过 LVDS 接口传送给大容量存储器。

相关处理器数据处理 FPGA 软件技术指标：

- 1) 相关处理支持的子星数量和通道数量：支持 8 颗子星 3 个通道的相关处理；
 - 2) 可见度函数积分时间：支持基于子带的积分时间配置，配置范围： $6\text{ms} \leq \tau \leq 1\text{PPS}$ ；
 - 3) 支持全极化计算；
 - 4) 支持延迟复相关处理；
- #5) 支持最大输入数据速率 320Mbps 的互相关处理；
- 6) 支持根据子星数量、极化方式、延迟点数等选择输出数据
- #7) 相关处理后输出数据率 $\leq 160\text{Mbps}$ 。

2.4 低频电源板主要功能和技术指标

电源板功能：

- 1) 具备将输入一次母线供电（暂定 24V~33.6V）转换成低频定标源（包括主份和备份）和相关处理器（包括主份和备份）所需的二次电源；
- 2) 低频定标源需要的供电种类：+12V、-12V、+5V，主备份各 1 路；
- 3) 相关处理器需要的供电种类：+5V，主备份各 1 路；
- 4) 具备根据平台指令进行主备份供电切换的功能；
- 5) 具备各类电源状态遥测功能。

表 6 低频电源板主要技术指标

序号	参数名称	技术指标
1	低频定标源+12V 供电能力	数量：2 路 电压范围： $+12.5\text{V} \pm 0.5\text{V}$ 纹波要求：200mV 输出功率：28W（峰值）、4.5W（平均）
2	低频定标源-12V 供电能力	数量：2 路 电压范围： $-12\text{V} \pm 0.5\text{V}$

序号	参数名称	技术指标
		纹波要求：200mV 输出功率：1W
3	低频定标源+5V 供电能力	数量：2 路 电压范围：+5.2V±0.3V 纹波要求：100mV 输出功率：15W
4	相关处理器+5V 供电能力	数量：2 路 电压范围：+5.2V±0.3V 纹波要求：100mV 输出功率：30W（峰值）、25W（平均）

2.5 低频干涉成像谱仪地检设备主要功能和技术指标

地检设备主要功能：

- 1) 具备模拟卫星平台，发送遥控指令，控制低频干涉成像谱仪的工作模式/参数的功能；
- 2) 具备模拟卫星平台，接收来自低频干涉成像谱仪的遥测数据并存储的功能；
- 3) 具备模拟低频干涉成像谱仪与卫星平台、星间同步测距仪所有电接口（80MHz 时钟、PPS 等）的功能；
- 4) 具备模拟大容量存储器，为低频干涉成像谱仪提供存储空间的功能；
- 5) 具备为低频干涉成像谱仪提供内外接口硬件的功能；
- 6) 具备模拟平台将地面上注的 FPGA 程序传送给低频干涉成像谱仪进行 FPGA 在轨重配置的功能；
- 7) 具备为低频干涉成像谱仪提供星间距离数据（模拟）的功能；
- 8) 可同时支持 8 块低频干涉成像谱仪测试。

地检设备的技术指标：

表 7 低频干涉成像谱仪地检设备技术指标

序号	参数名称	技术指标
1	同步时钟及秒脉冲精度	优于 100ps
2	时钟频率	80MHz
3	刷新重构工作时钟	10MHz
4	开关电源同步时钟	500kHz
5	大容量存储	≥18TB

6	高速对外接口	RJ45 接口，速度 $\geq 1000\text{Mbps}$ 或 USB 3.1 以上，速度 $\geq 5\text{Gbps}$
---	--------	--

2.6 低频定标源相关处理器地检设备主要功能和技术指标

地检设备主要功能：

- 1) 为低频定标源、相关处理器及低频电源板提供遥控指令、OC 控制指令，用于对其工作状态进行控制；
- 2) 对来自低频电源板的模拟遥测信号进行采集并显示；
- 3) 接收来自低频定标源和相关处理器的遥测数据，并进行存储与显示；
- 4) 为低频定标源和相关处理器提供各种时钟（包括 80MHz 同步时钟、500kHz 直流电源同步时钟）、同步秒脉冲等；
- 5) 接收来自低频定标源和相关处理器的数据并存储；
- 6) 具备为相关处理器提供子星子带模拟数据（包括正确数据和错误数据）的功能；
- 7) 具备通过指令注入方式对低频定标源和相关处理器的 FPGA 软件进行重构；
- 8) 支持低频定标源初样和正样的独立测试；
- 9) 支持相关处理器初样和正样独立测试；
- 10) 同时支持低频定标源初样和正样、相关处理器初样和正样、低频电源板初样和正样的联试。

地检设备的技术指标：

表 8 低频定标源相关处理器地检设备技术指标

序号	参数名称	技术指标
1.	+28V 供电	24V-33.6V 范围内
2.	时钟频率	80MHz
3.	开关电源同步时钟	500kHz
4.	大容量存储	$\geq 18\text{TB}$
5.	高速对外接口	RJ45 接口，速度 $\geq 1000\text{Mbps}$ 或 USB 3.1 以上，速度 $\geq 5\text{Gbps}$

2.7 接口要求

- 1、低频干涉成像谱仪数字板

1) 机械尺寸: L: $233.4 \pm 0.5\text{mm}$; B: $170 \pm 0.5\text{mm}$; H: $32.2 \pm 0.5\text{mm}$;

2) 电接口:

射频接口: SSMA9 (DAX6, ADX3)

接收机供电接口: J30J-15 微距连接器

3) 射频连接线: SSMA 至综合电子机箱集束连接器 (6 芯);

SSMA 至综合电子机箱集束连接器 (3 芯);

综合电箱至接收机集束连接器 (6 芯)

综合电箱至接收机集束连接器 (3 芯)

2、低频定标源数字板:

1) 机械尺寸:

L: $233.4 \pm 0.5\text{mm}$; B: $170 \pm 0.5\text{mm}$; H: $29.5 \pm 1\text{mm}$ (含锁紧条)

2) 电接口:

① 射频接口: 6 路, SSMA

② 其他对外接口: CPCI

● 数据传输接口: 三线 LVDS (时钟、使能、数据各 1 路)

● 时序控制接口: LVDS

● 遥控接口: 422 (UART 协议)

● 遥测接口: 422 (UART 协议)

● 80MHz 时钟接口: LVDS

● 同步秒脉冲接口: LVDS

3) 供电: $5.2\text{V} \pm 0.3\text{V}$

3、相关处理器数字板:

1) 机械尺寸:

L: $233.4 \pm 0.5\text{mm}$; B: $170 \pm 0.5\text{mm}$; H: $26.5 \pm 0.5\text{mm}$

2) 电接口 (对外接口: CPCI):

● 数据传输接口: LVDS

● 遥控接口: 422 (UART 协议)

●遥测接口：422（UART 协议）

●80MHz 时钟接口：LVDS

3) 供电：5.2V±0.3V

4、低频电源板：

表 9 低频电源板接口

序号	接口类型	传输方向	数量	备注
1.	一次电 +28V	平台→电源板	2	
2.	二次电 +12V	电源板→定标源发射机 (主) 电源板→定标源发射机 (备)	2	
3.	二次电 -12V	电源板→定标源发射机 (主) 电源板→定标源发射机 (备)	2	
4.	二次电+5V	电源板→定标源数字板 (主) 电源板→定标源数字板 (备)	2	通过底板互连
5.	OC 指令	平台→电源板	14	+28V 主备切换控制 发射机+12V 上下电，主份 发射机+12V 上下电，备份 发射机-12V 上下电，主份 发射机-12V 上下电，备份 定标源+5V 上下电，主份 定标源+5V 上下电，备份
6.	电源遥测	电源板→平台	8	+28V、+12V、-12V、+5V 等主 备遥测
相关器				
7.	一次电 +28V	平台→电源板	2	
8.	二次电+5V	电源→相关处理器数字 板(主) 电源→相关处理器数字 板(备)	2	
9.	OC 指令	平台→电源板	4	相关处理器+5V 上下电，主份 相关处理器+5V 上下电，备份
10.	电源遥测	电源板→平台	2	相关处理器+5V 等主备遥测

注：最终接口以签署 IDS 表为准。

2.8 可靠性要求

1、 元器件选用要求

(1) 卫星用元器件选择按Q/QJA 20068-2012《宇航型号用元器件选择评审要求》和GJB4041-2000《航天用电子元器件质量控制要求》实施。

(2) 选择元器件时，应遵循“先国内后国外、先目录内后目录外、先成熟产品后新品”原则，压缩元器件的品种、规格和供货单位。

(3) 按“国产器件应用尽用”的原则尽量选择国产器件，充分识别“伪、空、包”元器件。选用进口元器件时，应充分考虑进口元器件的国产化替代工作。

(4) 优先选用Q/KSW 6005-2022《卫星用国产元器件选用目录》和航天总体单位卫星用元器件选用目录内的元器件，进口元器件优先选用有相应飞行经历的器件。

(5) 选用元器件应符合型号工程产品所需功能、性能、稳定性、安全性、寿命、维修性、环境、质量和可靠性要求的元器件，以及材料、供应、成本、以及从压缩品种规格和标准化，并具有发展前途的标准元器件中选择元器件型号规格和生产厂家，元器件技术标准（包括性能指标、质量等级、可靠性要求等）应满足型号工程要求。

(6) 压缩元器件品种、规格和供货单位，但应考虑可替换性，一个品种应有2 个以上供货单位；在质量和进度满足要求的前提下，当质量价格比相近时，应优先采用国产元器件。

(7) 最大限度的使用有飞行经历的和有可靠性数据的元器件，如具有相同设计寿命、轨道高度卫星上成功应用的品种。

(8) 禁止使用已知不稳定或可能导致安全性危险或可靠性风险的元器件。

(9) 严格控制设计选用的元器件，禁止选用已知不稳定或导致可靠性风险的元器件。

2、 环境试验要求

(1) 低频干涉成像谱仪数字板初样件进行环境应力筛选试验、EMC试验、地面温度试验(选做)、地面湿度试验(选做)。

(2) 低频干涉成像谱仪数字板正样件进行环境应力筛选试验、老练试验、EMC试验。

(3) 低频定标源数字板初样件、相关处理器数字板初样件、低频电源板初样件进行环境应力筛选试验、正弦振动试验、随机振动试验、冲击试验、真空放电试验、热真

空试验、热循环试验、静电放电试验、EMC试验、地面温度试验(选做)、地面湿度试验(选做)、加速度试验(选做)、微放电试验(选做)。

(4) 低频定标源数字板正样件、相关处理器数字板正样件、低频电源板正样件进行环境应力筛选试验、随机振动试验、正弦振动试验、真空放电试验、热真空试验、热循环试验、EMC试、老练试验、冲击试验(选做)。

3、 寿命和可靠度要求

设计寿命 3 年，考核寿命 3 年。

3 年寿命末期，干涉成像谱仪数字板可靠度不小于 0.98，低频定标源数字板可靠度不小于 0.98，相关处理器数字板可靠度不小于 0.99，低频电源板可靠度不小于 0.99。

★2.9 其他要求（需提供盖章承诺）

- 1) 乙方应全力协助甲方与卫星对接，根据卫星平台提供的输入条件实现 FPGA 在轨上注重构功能。
- 2) 低频干涉成像谱仪控制和数据预处理 FPGA 软件、低频定标信号产生与处理 FPGA 软件、低频定标信号产生与处理 FPGA 软件要求进行第三方测评。
- 3) 每类板卡的硬件研制工作设置专岗专人，每类板卡的软件研制工作设置专岗专人。
- 4) 测试设备齐全且符合甲方质量规定。
- 5) 在板卡调试、测试和环境试验中，提供测试和试验所需耗材。
- 6) 参加单机和系统集成测试，提供测试所需耗材。
- 7) 参加单机环境试验，提供试验所需耗材。
- 8) 产品参加单机级专项试验和环境试验、分系统级专项试验、分系统联试、整星联试、整星试验、发射场测试等期间，乙方需指派技术人员到现场协助甲方开展测试和试验。
- 9) 乙方提供必要的备品备件。

3、售后服务

3.1 乙方交付设备并完成甲方验收后，提供30个月的售后服务。期间甲方在试验过程中发现质量问题，乙方应在两天内到达现场，进行故障复现和定位，并协助甲方完成集成测试、卫星联试和整星试验。期间甲方在轨运行中发现质量问题，乙方应在两天内到达现场，进行故障复现和定位，并协助甲方完成软件升级和在轨刷新重构。

★3.2 保修期：发射前，由于器件导致功能性能指标不满足要求，更换费用由卖方承担，发射后，卖方提供 3 年的免费质保。

★4、交货时间和产品交付清单

数字单元初样件软硬件交付时间为 2026 年 11 月。数字单元正样件软硬件交付时间为 2027 年 12 月。

产品交付清单：

表 10 产品交付清单

名称	产品配套及数量	
低频载荷数字单元初样件和正样件	低频干涉成像谱仪数字单元初样件和正样件	低频干涉成像谱仪数字板初样件硬件板卡 1 块
		低频干涉成像谱仪数字板初样件配套电缆 1 套（含数字板至综合电箱、综合电箱至接收机的 AD 和 DA 集束连接器，以及接收机供电的 J30J 线缆）
		低频干涉成像谱仪控制和数据预处理 FPGA 软件 1 套（初样件版本）
		低频干涉成像谱仪数字板正样件硬件板卡 8 块
		低频干涉成像谱仪数字板正样件配套电缆 8 套（含数字板至综合电箱、综合电箱至接收机的 AD 和 DA 集束连接器，以及接收机供电的 J30J 线缆）
		低频干涉成像谱仪控制和数据预处理 FPGA 软件 1 套（正样件版本）
		低频干涉成像谱仪环境试验工装 1 套（兼容初样产品和正样产品开展测试和环境试验，同时支持 8 块板卡开展测试和环境试验）
		初样件包装箱 1 个、正样件包装箱 8 个
	低频定	低频定标源数字板初样件硬件板卡 1 套(含 1 块主份、1 块备

	标源数字单元初样件和正样件	份)
		低频定标源低频定标信号产生与处理 FPGA 软件 1 套(初样件版本)
		低频定标源对外互连电缆初样件 1 套
		低频定标源数字板初样件测试工装 1 套 (用于测试和环境试验)
		低频定标源数字板正样件硬件板卡 1 套(含 1 块主份、1 块备份)
		低频定标源低频定标信号产生与处理 FPGA 软件 1 套(正样件版本)
		低频定标源对外互连电缆正样件 1 套
		低频定标源数字板正样件测试工装 1 套 (用于测试和环境试验)
		初样件包装箱 1 个、正样件包装箱 1 个
	相关处理器数字单元初样件和正样件	相关处理器数字板初样件硬件板卡 1 套(含 1 块主份、1 块备份)
		相关处理器数据处理 FPGA 软件 1 套(初样件版本)
		相关处理器初样件测试工装 1 套 (用于测试和环境试验)
		相关处理器数字板正样件硬件板卡 1 套(含 1 块主份、1 块备份)
		相关处理器数据处理 FPGA 软件 1 套(正样件版本)
		相关处理器正样件测试工装 1 套 (用于测试和环境试验)
		初样件包装箱 1 个、正样件包装箱 1 个
	低频电源板初样件和正样件	低频电源板初样件 1 套
		低频电源板初样件测试工装 1 套(用于测试和环境试验)
		低频电源板正样件 1 套
		低频电源板正样件测试工装 1 套(用于测试和环境试验)
		初样件包装箱 1 个、正样件包装箱 1 个
	低频干涉成像谱仪地检设备	低频干涉成像谱仪地检设备 1 套(可同时支持 8 块低频干涉成像谱仪数字板测试及环境试验)
	低频定标源相关处理器地检设备	低频定标源相关处理器地检设备 2 套(可支持低频定标源初样和正样的独立测试和环境试验;可支持相关处理器初样和正样独立测试和环境试验;可同时支持低频定标源、相关处理器、低频电源板的测试和环境试验)

5、验收条款

1. 验收要求

1.1 承制方根据甲方提出的技术要求进行设计，并由甲方参加技术评审、会签后方可实施。

1.2 验收形式

a. 验收方式：采用测试及评审方式进行产品验收

b. 文件、资料列置清单并按清单交付。

相应的技术材料（包括但不限于）：

- 1) 《低频干涉成像谱仪初样件数字板设计报告》（含力学分析和热分析）
- 2) 《低频干涉成像谱仪正样件数字板设计报告》（含力学分析和热分析）
- 3) 《低频干涉成像谱仪初样件数字板出所（厂）测试大纲及细则》
- 4) 《低频干涉成像谱仪正样件数字板出所（厂）测试大纲及细则》
- 5) 《低频干涉成像谱仪初样件数字板出所（厂）测试报告》
- 6) 《低频干涉成像谱仪正样件数字板出所（厂）测试报告》
- 7) 《低频干涉成像谱仪初样件数字板使用说明》
- 8) 《低频干涉成像谱仪正样件数字板使用说明》
- 9) 《低频干涉成像谱仪初样件数字板环境试验报告》
- 10) 《低频干涉成像谱仪正样件数字板环境试验报告》
- 11) 《低频干涉成像谱仪初样件数字板元器件配套明细表》
- 12) 《低频干涉成像谱仪正样件数字板元器件配套明细表》
- 13) 《低频干涉成像谱仪初样件数字板产品证明书》
- 14) 《低频干涉成像谱仪正样件数字板产品证明书》
- 15) 《低频干涉成像谱仪控制和数据预处理FPGA软件需求规格说明》；
- 16) 《低频干涉成像谱仪控制和数据预处理FPGA软件设计报告》；
- 17) 《低频干涉成像谱仪控制和数据预处理FPGA软件确认测试计划》；
- 18) 《低频干涉成像谱仪控制和数据预处理FPGA软件确认测试报告》；
- 19) 《低频干涉成像谱仪控制和数据预处理FPGAA软件第三方评测报告》

- 20) 《低频干涉成像谱仪控制和数据预处理FPGA软件使用说明》;
- 21) 低频干涉成像谱仪控制和数据预处理 FPGA 工程源文件及可执行程序 (光盘)。
- 22) 《低频定标源初样件数字板设计报告》 (含力学分析和热分析)
- 23) 《低频定标源正样件数字板设计报告》 (含力学分析和热分析)
- 24) 《低频定标源初样件数字板出所 (厂) 测试大纲及细则》
- 25) 《低频定标源正样件数字板出所 (厂) 测试大纲及细则》
- 26) 《低频定标源初样件数字板出所 (厂) 测试报告》
- 27) 《低频定标源正样件数字板出所 (厂) 测试报告》
- 28) 《低频定标源初样件数字板使用说明》
- 29) 《低频定标源正样件数字板使用说明》
- 30) 《低频定标源初样件数字板环境试验报告》
- 31) 《低频定标源正样件数字板环境试验报告》
- 32) 《低频定标源初样件数字板元器件配套明细表》
- 33) 《低频定标源正样件数字板元器件配套明细表》
- 34) 《低频定标源初样件数字板产品证明书》
- 35) 《低频定标源正样件数字板产品证明书》
- 36) 《低频定标信号产生与处理FPGA软件需求规格说明》;
- 37) 《低频定标信号产生与处理FPGA软件设计报告》;
- 38) 《低频定标信号产生与处理FPGA软件确认测试计划》;
- 39) 《低频定标信号产生与处理FPGA软件确认测试报告》;
- 40) 《低频定标信号产生与处理FPGA软件第三方评测报告》
- 41) 《低频定标信号产生与处理FPGA软件使用说明》;
- 42) 低频定标信号产生与处理FPGA工程源文件及可执行程序 (光盘)。
- 43) 《相关处理器初样件数字板设计报告》 (含力学分析和热分析)
- 44) 《相关处理器正样件数字板设计报告》 (含力学分析和热分析)
- 45) 《相关处理器初样件数字板出所 (厂) 测试大纲及细则》
- 46) 《相关处理器正样件数字板出所 (厂) 测试大纲及细则》
- 47) 《相关处理器初样件数字板出所 (厂) 测试报告》
- 48) 《相关处理器正样件数字板出所 (厂) 测试报告》
- 49) 《相关处理器初样件数字板使用说明》

- 50) 《相关处理器正样件数字板使用说明》
- 51) 《相关处理器初样件数字板环境试验报告》
- 52) 《相关处理器正样件数字板环境试验报告》
- 53) 《相关处理器初样件数字板元器件配套明细表》
- 54) 《相关处理器正样件数字板元器件配套明细表》
- 55) 《相关处理器初样件数字板产品证明书》
- 56) 《相关处理器正样件数字板产品证明书》
- 57) 《相关处理器数据处理FPGA软件需求规格说明》;
- 58) 《相关处理器数据处理FPGA软件设计报告》;
- 59) 《相关处理器数据处理FPGA软件确认测试计划》;
- 60) 《相关处理器数据处理FPGA软件确认测试报告》;
- 61) 《相关处理器数据处理FPGA软件第三方评测报告》
- 62) 《相关处理器数据处理FPGA软件使用说明》;
- 63) 相关处理器数据处理FPGA软件工程源文件及可执行程序（光盘）。
- 64) 《低频电源板初样设计报告》
- 65) 《低频电源板正样设计报告》
- 66) 《低频电源板初样件出所（厂）测试大纲及细则》
- 67) 《低频电源板正样件出所（厂）测试大纲及细则》
- 68) 《低频电源板初样件出所（厂）测试报告》
- 69) 《低频电源板正样件出所（厂）测试报告》
- 70) 《低频电源板初样件使用说明》
- 71) 《低频电源板正样件使用说明》
- 72) 《低频电源板初样件环境试验报告》
- 73) 《低频电源板正样件环境试验报告》
- 74) 《低频电源板初样件力学分析报告》
- 75) 《低频电源板正样件力学分析报告》
- 76) 《低频电源板初样件热分析报告》
- 77) 《低频电源板正样件热分析报告》
- 78) 《低频电源板初样件元器件配套明细表》
- 79) 《低频电源板正样件元器件配套明细表》

80) 《低频电源板初样件产品证明书》

81) 《低频电源板正样件产品证明书》

对技术材料的要求如下：

- 1) 乙方提供的技术文档应与其提供的软硬件设备相一致，技术文档应该全面、完整、详细；
- 2) 乙方提供的技术文件应能够满足甲方对乙方所提供的系统使用、维护等需要；
- 3) 文件数量：各类报告提供纸质版（签署完整）及电子版光盘各1份；
- 4) 源代码：提供电子版。

6、交货地点：采购人指定地点

★7、付款方式：

合同生效后支付合同总金额的 40%；

初样件设计方案通过评审后支付合同总额的 20%；初样件验收合格后支付合同总额的 5%；

正样件设计方案通过评审后支付合同总额的 20%；正样件验收合格后支付合同总额的 5%；

项目整体验收合格后，支付合同总额的 10%